

2FW



# TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

<b>TRANSMITTAL FORM</b>  (to be used for all correspondence after initial filing)	Application Number	10/714,658
	Filing Date	November 18, 2003
	First Named Inventor	Jin-He JEONG
	Art Unit	2629
	Examiner Name	DINH, Duc Q.
Total Number of Pages in This Submission	Attorney Docket Number	6161.0100.US

## ENCLOSURES (check all that apply)

<input type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Reply to Missing Parts/ Incomplete Application <input type="checkbox"/> Reply to Missing Parts under 37 CFR1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) ____ <input type="checkbox"/> Landscape Table on CD	<input type="checkbox"/> After Allowance Communication to TC <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input type="checkbox"/> Other Enclosure(s) (please identify below):
<b>Remarks</b> KR 10-2002-0074658		

## SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm	H.C. Park & Associates, PLC		
Signature	<i>Wayne M. Helge</i>		
Printed Name	Hae-Chan Park / WAYNE M. HELGE		
Date	April 10, 2007	Reg. No.	50,114 / 56,905

## CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.

Signature			
Typed or printed name		Date	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.11 and 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.



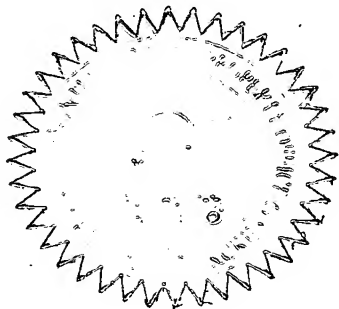
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0074658  
Application Number

출원 년 월 일 : 2002년 11월 28일  
Date of Application NOV 28, 2002

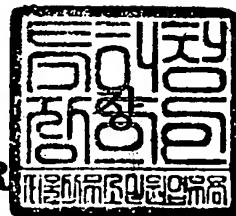
출원 인 : 삼성에스디아이 주식회사  
Applicant(s) SAMSUNG SDI CO., LTD.



2003      년      07      월      22      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2002.11.28
【발명의 명칭】	플라즈마 디스플레이 패널의 구동 방법
【발명의 영문명칭】	Driving method for plasma display panel
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	이원일
【포괄위임등록번호】	2001-041982-6
【발명자】	
【성명의 국문표기】	정진희
【성명의 영문표기】	JEONG, JIN HEE
【주민등록번호】	761127-2654319
【우편번호】	330-100
【주소】	충청남도 천안시 봉명동 청솔아파트 304동 112호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 유미특허법인 (인)
【수수료】	
【기본출원료】	17 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	3 항 205,000 원
【합계】	234,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 플라즈마 디스플레이 패널의 구동 방법에 관한 것으로서, 이를 위하여 본 발명은 리셋 구간 동안 Y 램프 하강 구간의 하강이 끝나고 정점 유지 기간에 유지전극의 바이어스 전압을  $V_e$ 보다 낮게 인가하거나, Y 램프의 하강이 시작되기 전에 주사전극의 상대 전위를 떨어뜨리는 방전 안정 단계를 두어 어드레스 특성을 향상시키고, 그로 인해 전압 마진을 안정적으로 획득할 수 있고, 전압 마진이 안정적으로 획득됨에 따라 방전 조건이 힘든 저계조, 저온에서 유리하고, 리셋 기간에서의 광을 줄여 콘트라스트를 향상시킨다.

**【대표도】**

도 5

**【색인어】**

플라즈마 디스플레이 패널, 리셋 구간, 어드레스 구간, 방전 안정 구간, 유지방전 구간

**【명세서】****【발명의 명칭】**

플라즈마 디스플레이 패널의 구동 방법{Driving method for plasma display panel}

**【도면의 간단한 설명】**

도1은 교류형 플라즈마 디스플레이 패널의 일부 사시도이다.

도2는 플라즈마 디스플레이 패널의 전극 배열도이다.

도3은 종래 플라즈마 디스플레이 패널의 구동파형도이다.

도4는 도3에 도시한 구동 파형에서의 각 단계별 벽전하 분포도이다.

도 5는 본 발명에 따른 실시예의 플라즈마 디스플레이 패널의 구동파형도를 도시한 것이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <6> 본 발명은 플라즈마 디스플레이 패널의 구동 방법에 관한 것으로, 보다 상세하게는 유지 방전의 안정화를 위한 플라즈마 디스플레이 패널의 구동 방법에 관한 것이다.
- <7> 플라즈마 디스플레이 패널(PDP)은 기체 방전에 의해 생성된 플라즈마를 이용하여 문자 또는 영상을 표시하는 평면 표시장치로서, 그 크기에 따라 수십에서 수백 만개 이상의 픽셀이 매트릭스 형태로 배열되어 있다. 이러한 PDP는 인가되는 구동 전압 파형의 형태와 방전 셀의 구조에 따라 직류형(DC형)과 교류형(AC형)으로 구분된다.

- <8> 직류형 PDP는 전극이 방전 공간에 그대로 노출되어 있어서 전압이 인가되는 동안 전류가 방전공간에 그대로 흐르게 되며, 이를 위해 전류 제한을 위한 저항을 만들어 주어야 하는 단점이 있다. 반면, 교류형 PDP는 전극을 유전체층이 덮고 있어 자연스러운 커패시턴스 성분의 형성으로 전류가 제한되며 방전시 이온의 충격으로부터 전극이 보호되므로 직류형에 비해 수명이 길다는 장점이 있다.
- <9> 도 1은 교류형 플라즈마 디스플레이 패널의 일부 사시도이다.
- <10> 도 1에 도시된 바와 같이, 제1 유리기관(1) 위에는 유전체층(2) 및 보호막(3)으로 덮인 주사전극(4)과 유지전극(5)이 쌍을 이루어 평행하게 설치된다. 제2 유리기관(6) 위에는 절연체층(7)으로 덮인 복수의 어드레스전극(8)이 설치된다. 어드레스전극(8)들 사이에 있는 절연체층(7) 위에는 어드레스전극(8)과 평행하게 격벽(9)이 형성되어 있다. 또한, 절연체층(7)의 표면 및 격벽(9)의 양측면에 형광체(10)가 형성되어 있다.
- <11> 제1 유리기관(1)과 제2 유리기관(6)은 주사전극(4)과 어드레스전극(8) 및 유지전극(5)과 어드레스전극(8)이 직교하도록 방전공간(11)을 사이에 두고 대향하여 배치되어 있다. 어드레스전극(8)과, 쌍을 이루는 주사전극(4)과 유지전극(5)과의 교차부에 있는 방전공간이 방전셀(12)을 형성한다.
- <12> 도 2는 플라즈마 디스플레이 패널의 전극 배열도를 나타낸다.
- <13> 도 2에 도시된 바와 같이, PDP 전극은  $m \times n$ 의 매트릭스 구성을 가지고 있으며, 구체적으로 열 방향으로 어드레스전극(A1~Am)이 배열되어 있고, 행 방향으로 n 행의 주사전극(Y1~Yn) 및 유지전극(X1~Xn)이 지그재그로 배열되어 있다. 이하에서는 주사전극을 "Y 전극", 유지전극을 "X 전극"이라 칭한다.

- <14> 도 2에 도시된 방전셀(12)은 도 1에 도시된 방전셀(12)에 대응한다.
- <15> 도 3은 종래 기술에 의한 플라즈마 디스플레이 패널의 구동파형도를 나타낸 것이다.
- <16> 도 3에 나타나 있듯이, 종래 PDP의 구동 방법에 따르면 각 서브필드는 리셋구간, 어드레스 구간, 유지 구간으로 구성된다.
- <17> 이러한 PDP는 서브 필드를 기본 단위로 하여 통상 8~12개의 서브 필드가 1개의 프레임을 이루며 1개의 화상을 구현한다.
- <18> 리셋 구간은 이전의 유지 방전의 벽전하 상태를 소거하고 다음의 어드레스 방전을 안정적으로 수행하기 위해 벽전하를 셋업(setup)하는 역할을 한다.
- <19> 어드레스 구간은 패널에서 켜지는 셀과 켜지지 않는 셀을 선택하여 켜지는 셀(즉, 어드레스된 셀)에 벽전하를 쌓아두는 동작을 수행하는 기간이다. 유지 구간은 어드레스된 셀에 실제로 화상을 표시하기 위한 방전을 수행하는 기간이다.,
- <20> 이하에서는, 도 4를 참조하여 종래 리셋 구간의 동작을 보다 상세히 설명하는데, 리셋 구간은 소거구간, Y 램프 상승 구간, Y 램프 하강 구간으로 이루어진다.
- <21> (1) 소거 구간
- <22> 마지막 유지 방전이 끝나고 나면, X 전극에는 (+)전하, Y 전극에는 (-)전하가 쌓이게 된다. 그리고, 유지 기간 동안에 어드레스 전압은 0V를 유지하고 있지만, 내부적으로는 항상 유지 방전의 중간 전압을 유지하려 하기 때문에 어드레스 전극에는 많은 양의 (+)전하가 쌓여 있게 된다.

<23> 유지 방전이 끝나면, X 전극에 0(V)으로부터 +Ve(V)를 향하여 완만하게 상승하는 소거 램프 전압을 인가한다. 그러면, X 전극과 Y 전극에 형성된 벽전하는 점점 소거된다

<24> (2)Y 램프 상승 구간

<25> 이 구간 동안에는 어드레스 전극 및 X 전극을 0V로 유지하고, Y 전극에는 X 전극에 대해 방전개시 전압 이하인 전압 Vs로부터 방전 개시 전압을 넘는 전압인 Vset을 향하여 완만하게 상승하는 램프 전압을 인가한다. 이 램프전압이 상승하는 동안 모든 방전셀에서는 Y 전극으로부터 어드레스전극 및 X 전극으로 각각 1회째의 미약한 리셋 방전이 일어난다. 그 결과, Y 전극에 (-) 벽전하가 축적되고, 그와 동시에 어드레스전극 및 X 전극에는 (+) 벽전하가 축적된다.

<26> (3)Y 램프 하강 구간

<27> 이어서, 리셋 구간의 후반에는 X 전극을 정전압 Ve로 유지한 상태에서, Y 전극에는 X 전극에 대해 방전개시 전압 이하인 전압 Vs로부터 방전개시 전압을 넘는 0(V)을 향해 완만하게 하강하는 램프전압을 인가한다. 이 램프전압이 하강하는 동안 다시 모든 방전셀에서는 2회째의 미약한 리셋 방전이 일어난다. 그 결과, Y 전극의 (-) 벽전하가 감소하고, X 전극은 극성이 반전되어 미약한 (-)전하가 축적된다. 또한, 어드레스전극의 (+) 벽전하는 어드레스 동작에 적당한 값으로 조정된다. 이때, 이상적으로 리셋 동작을 수행한 경우 방전 셀 내에서는 다음의 수학적 식 1과 같이, 항상 방전개시 전압(Vf)에 해당하는 전압 차를 유지하게 된다.

<28> 【수학적 식 1】  $V_{f,xy} = V_e + V_{w,xy}$



<29>  $V_{f,ay} = V_{w,ay}$

<30> 여기서,  $V_{f,xy}$ 는 X 전극과 Y 전극간의 방전개시(firing) 전압,  $V_{f,ay}$ 는 어드레스 전극과 Y 전극간의 방전개시 전압을 나타내며,  $V_{w,xy}$ 는 X 전극과 Y전극에 쌓인 벽전하에 의한 전압,  $V_{w,ay}$ 는 어드레스 전극과 Y 전극에 쌓인 벽전하에 의한 전압,  $V_e$ 는 외부에서 인가된 X 전극과 Y 전극 사이의 전압을 나타낸다.

<31> 위의 식에서 알 수 있는 바와 같이 X 전극과 Y 전극 사이에는 외부에  $V_e$ (대략 200V에 해당함)의 전압이 인가되어 있으므로 약간의 벽전압만 있으면 방전 개시전압을 유지할 수 있지만, 어드레스와 Y 전극은 외부 인가전압이 없으므로 벽전압에 의해서만 방전개시 전압을 유지해야 한다.

<32> 도4D를 보면, X 전극과 Y 전극 위에 원으로 표시한 전하들은 X 전극과 Y 전극간의 전압차를 유지하는 데는 전혀 도움이 되지 않음을 알 수 있다. 그럼에도 불구하고, 이러한 전하들이 생성되는 이유는 어드레스 쪽에 많은 양의 (+) 전하를 축적하고 Y 전극에 (-) 전하를 축적하여 어드레스 전극과 Y 전극 사이의 벽전하만으로 방전개시 전압만큼의 전압차를 만들어 주기 위함이다.

<33> 도 3에 도시된 바와 같이, X 바이어스(bias) 전압은 램프 상승 구간 후 램프 하강 구간이 시작되는 지점에서  $V_e$  전압으로 유지되고 있다.

<34> 이렇게 X 바이어스 전압이  $V_e$  전압 상태로 유지되는 것은 Y 램프 하강 구간의 전위차를 크게 하여 방전을 쉽게 야기시키는데, 이로 인해 Bg 휘도가 높아지기 때문에 콘트라스트가 낮아지게 되고, 리셋이 완료된 후의 벽전하를 감소시켜 어드레스 방전이 불안해진다는 문제점이 있다.

## 【발명이 이루고자 하는 기술적 과제】

- <35> 본 발명은 위의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 리셋이 완료된 후에 벽전하 감소가 기존에 비해 줄어들어 어드레스 방전 특성을 좋게 하고, 콘트라스트를 향상시키기 위한 플라즈마 디스플레이 패널의 구동 방법을 제공하는 것이다.

## 【발명의 구성 및 작용】

- <36> 상기한 바와 같은 목적을 실현하기 위한 본 발명에 따른 플라즈마 디스플레이 패널의 구동 방법의 제1 특징은, 제1 기판 상에 각각 나란히 형성되는 주사 전극 및 유지 전극과, 상기 주사 전극 및 상기 유지 전극에 교차하며 제2 기판 상에 형성되는 어드레스 전극을 포함하는 플라즈마 디스플레이 패널을 구동하는 방법에 있어서, 리셋 구간 동안, 이전의 유지 방전이 완료되면, 상기 유지 전극에 0으로부터 +Ve를 향하여 완만하게 상승하는 소거 램프 전압을 인가하는 소거단계; 상기 소거단계가 완료되면, 상기 어드레스 전극 및 유지 전극을 0로 유지하고, 상기 주사 전극에는 유지 전극에 대해 방전개시 전압( $V_f$ ) 이하인 전압( $V_s$ )으로부터 방전 개시 전압을 넘는 전압( $V_{set}$ )을 향하여 완만하게 상승하는 램프 전압을 인가하는 Y 램프 상승 단계; 상기 Y 램프 상승 단계가 완료되면, 상기 유지 전극을  $V_e$ 로 유지한 상태에서, 주사 전극에는 유지 전극에 대해  $V_s$ 로부터 일정 전압을 향해 완만하게 하강하는 램프 전압을 인가하는 Y 램프 하강 단계; 및 상기 Y 램프 하강 단계가 완료된 후 벽전하 형성되는 상기 주사 전극의 정점 유지 기간에서 상기 유지 전극의 바이어스 전압을  $V_e$  이하로 감소시키는 방전 안정 단계를 포함한다.
- <37> 상기 방전 안정 단계는 상기 유지 전극의 바이어스 전압을  $V_e$ 에서  $V_s$ 로 한다.

- <38> 한편, 본 발명에 따른 플라즈마 디스플레이 패널의 구동 방법의 다른 특징은, 제1 기판 상에 각각 나란히 형성되는 주사 전극 및 유지 전극과, 상기 주사 전극 및 상기 유지 전극에 교차하며 제2 기판 상에 형성되는 어드레스 전극을 포함하는 플라즈마 디스플레이 패널을 구동하는 방법에 있어서, 리셋 구간 동안,
- <39> 이전의 유지 방전이 완료되면, 상기 유지 전극에 0으로부터 + $V_e$ 를 향하여 완만하게 상승하는 소거 램프 전압을 인가하는 소거단계; 상기 소거단계가 완료되면, 상기 어드레스 전극 및 유지 전극을 0로 유지하고, 상기 주사 전극에는 유지 전극에 대해 방전개시 전압( $V_f$ ) 이하인 전압( $V_s$ )으로부터 방전 개시 전압을 넘는 전압( $V_{set}$ )을 향하여 완만하게 상승하는 램프 전압을 인가하는 Y 램프 상승 단계; 상기 Y 램프 상승 단계가 완료되면, 상기 유지 전극을  $V_e$ 로 유지한 상태에서, 주사 전극에는 유지 전극에 대해  $V_s$ 로부터  $-V_s$ 를 향해 완만하게 하강하는 램프전압을 인가하는 Y 램프 하강 단계; 및 상기 Y 램프 하강 단계에서 전압이 하강하기 이전에 벽전하가 지워지는 기간에서 상기 주사전극의 전압을 감소시키는 방전 안정 단계를 포함하는
- <40> 이하 첨부된 도면을 참조하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 바람직한 실시예를 상세히 설명하면 다음과 같다.
- <41> 이와 같은 목적을 달성하기 위한 본 발명의 구동 파형은 이하에서 설명하는 바와 같이, 어드레스 전극과 X 전극, X 전극과 Y 전극 사이의 상대 전압차를 고려하여 파형을 설계한다.
- <42> 한편 종래의 구동 파형에 의하면, 앞에서도 설명한 바와 같이 도4D에서 동그라미를 친 벽전하들이 X 전극과 Y 전극 사이의 전압차를 형성하는데 아무런 기여를 하지 않음

을 알 수 있다. 즉, X 전극과 Y 전극에 4개의 전자들이 없더라도 X 전극과 Y 전극간의 전압차에 영향을 주지 않는다.

<43> 본 발명은 이러한 점에 착안한 것으로서, X 전극과 Y 전극 위에 쌓인 불필요한 (-) 전하를 없애면서도 어드레스 전극과 Y 전극 사이에 방전 개시 전압이 걸리도록 내부전압차를 갖도록 하는 방법을 제공한다. 이와 같이 하면, 전하를 적게 생성해도 되기 때문에, 그 만큼 리셋전압을 낮출 수 있다.

<44> 이를 위해 본 발명은 기존 파형에서 리셋이 끝났을 때에 어드레스 전극과 Y 전극 사이에 전압차를 주는 방법을 사용하였다. 즉, Y 전극의 전압을 어드레스 전극의 전압(0V) 보다 더 낮은 전압으로 인가하였다.

<45> 도 5는 본 발명에 따른 실시예의 플라즈마 디스플레이 패널의 구동파형도를 도시한 것이다.

<46> 도 5에 도시된 바와 같이, 본 발명에 따른 실시예의 플라즈마 디스플레이 패널의 구동 방법은 리셋 구간을 소거 단계, Y 램프 상승 단계, Y 램프 하강 단계, 방전 안정 단계로 포함하고 있다.

<47> 소거 단계에서는 이전의 유지 방전이 완료되면 유지 전극에 0으로부터 +Ve를 향하여 완만하게 상승하는 소거 램프 전압을 인가함으로써 X 전극과 Y 전극에 형성된 벽전하는 점점 소거된다.

<48> Y 램프 상승 단계에서는 어드레스 전극 및 유지 전극을 0로 유지하고, 주사 전극에는 유지 전극에 대해 방전개시 전압( $V_f$ ) 이하인 전압( $V_s$ )으로부터 방전 개시 전압을 넘는 전압( $V_{set}$ )을 향하여 완만하게 상승하는 램프 전압을 인가한다.

- <49> 따라서, 이 램프전압이 상승하는 동안 모든 방전셀에서는 Y 전극으로부터 어드레스 전극 및 X 전극으로 각각 1회째의 미약한 리셋 방전이 일어난다. 그 결과, Y 전극에 (-) 벽전하가 축적되고, 그와 동시에 어드레스전극 및 X 전극에는 (+) 벽전하가 축적된다.
- <50> Y 램프 하강 단계에서는 유지 전극을  $V_e$ 로 유지한 상태에서, 주사 전극에는 유지 전극에 대해  $V_s$ 로부터 0V, 또는  $-V_s$ 을 향해 완만하게 하강하는 램프전압을 인가한다.
- <51> 이 램프전압이 하강하는 동안 다시 모든 방전셀에서는 2회째의 미약한 리셋 방전이 일어나고, 그 결과로, Y 전극의 (-) 벽전하가 감소하고, X 전극은 극성이 반전되어 미약한 (-)전하가 축적된다. 또한, 어드레스전극의 (+) 벽전하는 어드레스 동작에 적당한 값으로 조정된다.
- <52> 본 발명에 따른 제1 실시예에서, 방전 안정 단계는 도 5의 'A' 부분에 나타나 있듯이, 벽전하 형성되는 주사 전극의 정점 유지 기간에서 유지 전극의 바이어스 전압을  $V_e$ 에서  $V_s$ 로 감소된다.
- <53> 한편 본 발명에 따른 제2 실시예에서, 방전 안정 단계는 도 5의 'B' 부분에 나타나 있듯이, Y 램프 하강 이전에 벽전하가 지워지는 기간에서 상대 전위가 낮아져 방전이 밀리게 되고 주사전극에 (-) 벽전하가 덜 지워지게 된다.
- <54> 어드레스 구간은 패널에서 켜지는 셀과 켜지지 않는 셀을 선택하여 켜지는 셀(즉, 어드레싱된 셀)에 벽전하를 쌓아두는 동작을 수행하는 기간이다. 유지 구간은 어드레싱된 셀에 실제로 화상을 표시하기 위한 방전을 수행하는 기간이다
- <55> 도 5에서, 리셋 구간은 Y 하강 램프의 전압( $-V_n$ )을  $-V_s/2$ 보다 크거나 같게 설정하고, Y 상승 램프 구간에서 X 전극의 음의 바이어스 전압( $-V_m$ )을  $-V_s$ 보다 크거나 같게 설

정한다. 그리고, 유지방전 구간은 X 전극과 Y 전극에  $\pm V_s/2$ 의 전압을 교번으로 인가한다.

<56> 본 발명에 따른 실시예의 플라즈마 디스플레이 구동 방법은 리셋 구간이 완료된 후에 방전 안정 단계에 의해 어드레스 방전 특성이 향상되고, 이러한 안정된 어드레스 방전을 통해 전압 마진을 획득한다. 주사전극의 정점 유지 기간에서의 방전량이 감소되어 콘트라스트를 좋게 한다.

<57> 즉, Y 램프 하강 단계가 완료되면, 벽전압( $V_w$ )은 방전 개시 전압( $V_f$ )-유지전극의 바이어스 전압+ Y 램프 상승 구간에서의 벽전압이 된다.

<58> 여기서, 유지전극의 바이어스 전압이  $V_e$ 에서  $V_s$ 로 낮아지게 되면 벽전압이 커지게 되므로 어드레스 방전이 유리하게 된다.

<59> 상기 도면과 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

#### 【발명의 효과】

<60> 본 발명에 의한 플라즈마 디스플레이 패널의 구동 방법은 리셋 구간 동안 Y 램프 하강 구간의 하강이 끝나는 시점이나, 하강이 시작되기 전에 방전 안정 단계를 두어 어

드레스 특성을 향상시키고, 그로 인해 전압 마진을 안정적으로 획득할 수 있는 효과가 있다.

<61> 또한, 본 발명에 의한 디스플레이 패널의 구동 방법은 전압 마진이 안정적으로 획득됨에 따라 방전 조건이 힘든 저계조, 저온에서 유리하고, 리셋 기간에서의 광을 줄여 콘트라스트를 향상시키는 효과가 있다.

## 【특허청구범위】

## 【청구항 1】

제1 기판 상에 각각 나란히 형성되는 주사 전극 및 유지 전극과, 상기 주사 전극 및 상기 유지 전극에 교차하며 제2 기판 상에 형성되는 어드레스 전극을 포함하는 플라즈마 디스플레이 패널을 구동하는 방법에 있어서,

리셋 구간 동안,

이전의 유지 방전이 완료되면, 상기 유지 전극에 0으로부터 +Ve를 향하여 완만하게 상승하는 소거 램프 전압을 인가하는 소거단계;

상기 소거단계가 완료되면, 상기 어드레스 전극 및 유지 전극을 0로 유지하고, 상기 주사 전극에는 유지 전극에 대해 방전개시 전압( $V_f$ ) 이하인 전압( $V_s$ )으로부터 방전개시 전압을 넘는 전압( $V_{set}$ )을 향하여 완만하게 상승하는 램프 전압을 인가하는 Y 램프 상승 단계;

상기 Y 램프 상승 단계가 완료되면, 상기 유지 전극을  $V_e$ 로 유지한 상태에서, 주사 전극에는 유지 전극에 대해  $V_s$ 로부터 일정 전압을 향해 완만하게 하강하는 램프전압을 인가하는 Y 램프 하강 단계; 및

상기 Y 램프 하강 단계가 완료된 후 벽전하 형성되는 상기 주사 전극의 정점 유지 기간에서 상기 유지 전극의 바이어스 전압을  $V_e$  이하로 감소시키는 방전 안정 단계

를 포함하는 플라즈마 디스플레이 패널의 구동방법.

## 【청구항 2】

제 1 항에 있어서,



상기 방전 안정 단계는 상기 유지 전극의 바이어스 전압을  $V_e$ 에서  $V_s$ 로 하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동 방법.

### 【청구항 3】

제1 기판 상에 각각 나란히 형성되는 주사 전극 및 유지 전극과, 상기 주사 전극 및 상기 유지 전극에 교차하며 제2 기판 상에 형성되는 어드레스 전극을 포함하는 플라즈마 디스플레이 패널을 구동하는 방법에 있어서,

리셋 구간 동안,

이전의 유지 방전이 완료되면, 상기 유지 전극에 0으로부터  $+V_e$ 를 향하여 완만하게 상승하는 소거 램프 전압을 인가하는 소거단계;

상기 소거단계가 완료되면, 상기 어드레스 전극 및 유지 전극을 0로 유지하고, 상기 주사 전극에는 유지 전극에 대해 방전개시 전압( $V_f$ ) 이하인 전압( $V_s$ )으로부터 방전개시 전압을 넘는 전압( $V_{set}$ )을 향하여 완만하게 상승하는 램프 전압을 인가하는 Y 램프 상승 단계;

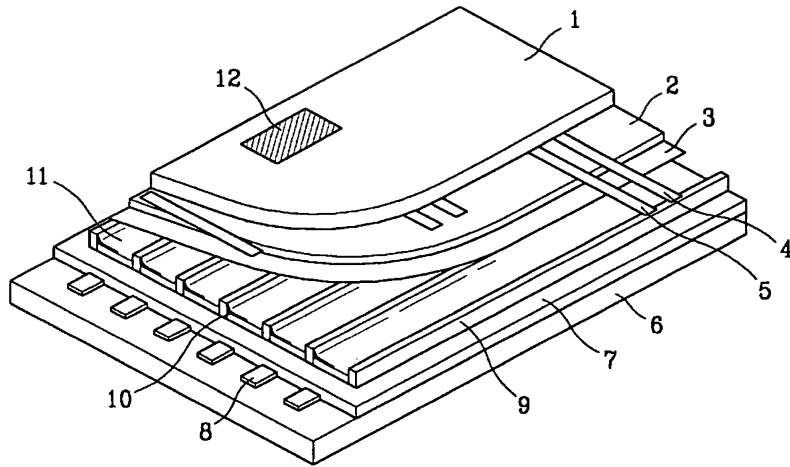
상기 Y 램프 상승 단계가 완료되면, 상기 유지 전극을  $V_e$ 로 유지한 상태에서, 주사 전극에는 유지 전극에 대해  $V_s$ 로부터  $-V_s$ 를 향해 완만하게 하강하는 램프전압을 인가하는 Y 램프 하강 단계; 및

상기 Y 램프 하강 단계에서 전압이 하강하기 이전에 벽전하가 지워지는 기간에서 상기 주사전극의 전압을 감소시키는 방전 안정 단계

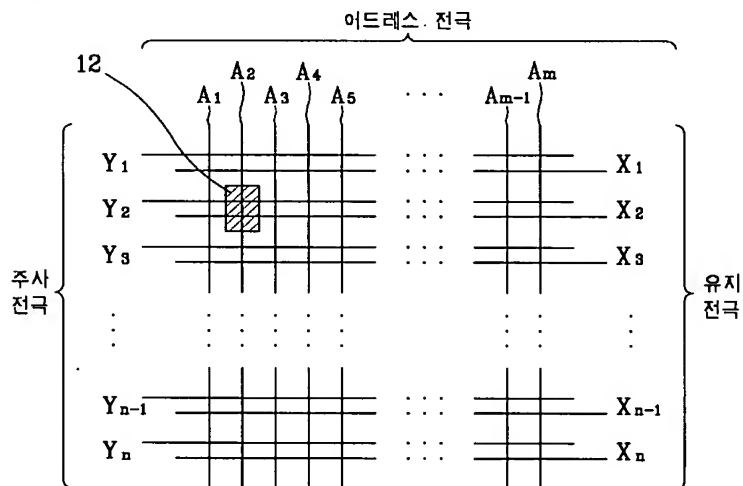
를 포함하는 플라즈마 디스플레이 패널의 구동 방법.

【도면】

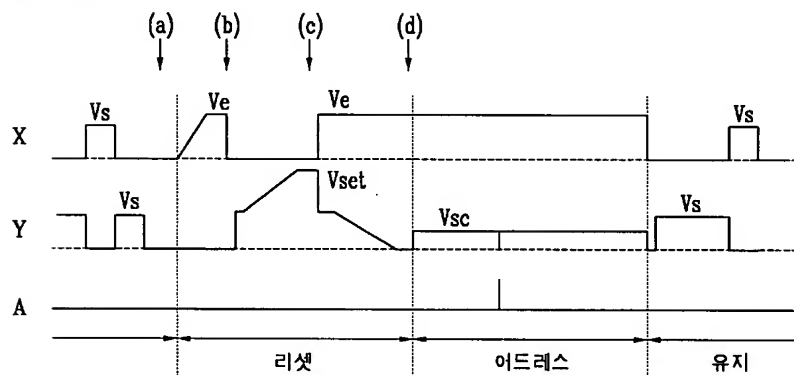
【도 1】



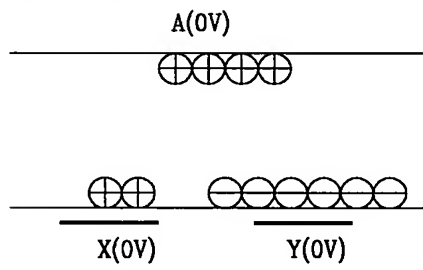
【도 2】



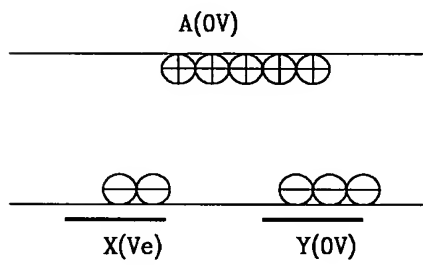
【도 3】



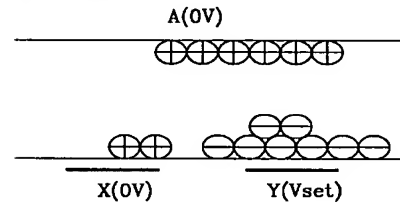
【도 4a】



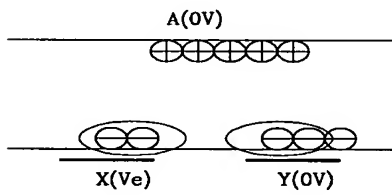
【도 4b】



【도 4c】



【도 4d】



【도 5】

